

⑫ 公開特許公報(A)

平3-141325

⑤Int. Cl.³

識別記号

庁内整理番号

⑬公開 平成3年(1991)6月17日

G 02 F 1/136
1/135 0 0
1 0 19018-2H
8806-2H

審査請求 未請求 請求項の数 3 (全12頁)

⑭発明の名称 液晶表示装置およびその製造方法

⑮特 願 平1-170808

⑯出 願 平1(1989)6月30日

⑰発明者 島田 康 憲 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑱発明者 斉藤 尚 史 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑲発明者 氏政 仁 志 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑳出願人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉑代理人 弁理士 深見 久郎 外2名

明 細 書

1. 発明の名称

液晶表示装置およびその製造方法

2. 特許請求の範囲

(1) スイッチング素子を介して絵素電極に
画像信号を印加することにより液晶層を駆動させ
て画像を表示する液晶表示装置であって、

所定の距離を隔てて対向配置される第1基板お
よび第2基板と、

前記第1基板において前記第2基板と対向する
主面上に形成された蓄積電量電極と、

前記蓄積電量電極の上面に形成された絶縁膜と、

前記絶縁膜の上面に形成された絵素電極と、

前記第1基板の前記主面上に形成され、一方の
電極が前記絵素電極と接続されるスイッチング素
子と、

前記第2基板において前記第1基板と対向する
面上に形成され、前記蓄積電量電極と電気的に接
続される対向電極と、

前記絵素電極と前記対向電極との間に形成され

た液晶層と、

前記蓄積電量電極に電気的に接続される補助電
極とを備えた、液晶表示装置。

(2) 互いに対向する1対のガラス基板の一
方側に、薄膜トランジスタと、この薄膜トランジ
スタに接続される絵素電極とを備え、さらに前記
絵素電極と前記一方側のガラス基板との間に絶縁
膜を介して形成された蓄積電量電極と、この蓄積
容量電極に接続される補助電極とを備えた液晶表
示装置の製造方法であって、

前記ガラス基板の主表面上に導電層を形成する
工程と、

前記導電層を所定の形状にパターニングするこ
とによって前記薄膜トランジスタのゲート電極と
前記補助電極とを同時に形成する工程と、

前記ゲート電極および前記補助電極が形成され
た前記ガラス基板の表面上に蓄積電量電極を形成
する工程と、

前記蓄積電量電極の表面上に絶縁膜を形成する
工程と、

前記絶縁膜の表面上に絵素電極を形成する工程とを備えた、液晶表示装置の製造方法。

(3) 互いに対向する1対のガラス基板の一方側に、薄膜トランジスタと、この薄膜トランジスタに接続される絵素電極とを備え、さらに前記絵素電極と前記一方側のガラス基板との間に絶縁膜を介して形成された蓄積容量電極と、この蓄積容量電極に接続される補助電極とを備えた液晶表示装置の製造方法であって、

前記ガラス基板の主表面上に蓄積容量電極を形成する工程と、

前記蓄積容量電極の表面上に第1絶縁膜を形成する工程と、

前記蓄積容量電極の表面上に位置する前記第1絶縁膜の領域に選択的に開口部を形成する工程と、

前記第1絶縁膜の表面上および前記開口部の内部に導電層を形成する工程と、

前記導電層を所定の形状にパターンニングすることにより前記薄膜トランジスタのゲート電極と前記補助電極とを同時に形成する工程と、

表示が可能であり、テレビジョンなどに実用化されている。絵素電極を選択駆動するスイッチング素子としては、TFT(薄膜トランジスタ)素子、MIM(金属-絶縁膜-金属)素子、MOSトランジスタ素子、ダイオード、バリスタ等が一般に用いられており、絵素電極とこれに対向する対向電極間に印加される電圧信号をスイッチングすることにより、その間に介在する液晶の光学的変調が表示パターンとして視認される。

第7A図は、上記のようなアクティブマトリクス基板を用いた液晶表示装置の断面斜視図であり、第7B図は、第7A図の切断線C-Cで示す部分の矢視図であり、第7C図は、第7B図の切断線D-Dで示す部分の等価回路図である。

第7A図を参照して、アクティブマトリクス型液晶表示装置は、TFTが形成されるTFT側基板21と、TFT側基板21に対向した位置に設けられた対向電極側基板22と、TFT側基板21と対向電極側基板22との間に挟まれた液晶層26とを含み、液晶層26の外周部はシール樹脂

前記補助電極が形成された前記第1絶縁膜の表面上に第2絶縁膜を形成する工程と、

前記第2絶縁膜の表面上に絵素電極を形成する工程とを備えた、液晶表示装置の製造方法。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、表示用絵素電極にスイッチング素子を介して駆動信号を印加することにより表示を実行する液晶表示装置に関し、特に該液晶表示装置に用いられる蓄積容量を有するアクティブマトリクス基板の構造およびその製造方法に関するものである。

[従来の技術]

従来より、液晶表示装置においては、マトリクス状に配列された表示絵素を選択することにより画面上に表示パターンを形成している。表示絵素の選択方式として、個々の絵素を独立した電極で配列し、この絵素電極のそれぞれにスイッチング素子を連結して表示駆動するアクティブマトリクス駆動方式があり、この方式は高コントラストの

27でシールされている。TFT側基板21には、TFTのゲート電極に信号を伝達するための複数のゲート電極配線28と、ゲート電極配線28に交わる方向に複数個接続されTFTのソース電極に映像信号を伝達するためのソース電極配線29とが形成されている。複数のゲート電極配線28は複数のゲート電極端子30にTFT側基板21の一方の端部で接続され、複数のソース電極配線29は、複数のソース電極端子31にTFT側基板21の端部で接続されている。対向電極側基板22には対向電極32が形成され、対向電極32に与えられる電圧は、対向電極32と端子の接続電極33を介して、TFT側基板21の端部に対向電極端子34から供給される。なお、TFT35は複数のゲート電極配線28と複数のソース電極配線29との各交点に設けられる。

第7B図を参照して、TFT側基板21上に形成された複数の絵素電極36と対向電極22側基板上に設けられた対向電極32とが互いに配向膜37と液晶層26を挟んで対向している。

第7C図を参照して、ゲート電極配線28とソース電極配線29との交点にTFT35が形成される。TFT35のゲート電極はゲート電極配線28に接続され、ドレイン電極は絵素電極36に接続される。

次に液晶表示における電気的な動作について説明する。ゲート電極配線28にゲートのオンの電圧信号が印加され、そのゲート電極配線28に接続されたTFT35がすべてオン状態になる。ゲートのオン信号に同期した映像信号による電圧がソース電極配線29を介して各絵素電極36に印加される。TFT35のゲートのオフ信号が印加され、TFT35がオフ状態になっても、TFT35のオフ抵抗と液晶セルの容量で決まる時定数の間、表示電極に蓄えられた電荷は保持される。このように、次々とゲート電極を走査していくことにより、画面に映像を映し出すことができる。

第8図は、ゲート電極配線28とソース電極配線29との交点に設けられた1つのTFTと、そのドレイン電極に接続された絵素電極36との等

価回路図であり、第9図は、TFTの概略平面図である。第8図、第9図を参照して、TFTのゲート電極51とTFT側基板上に形成されたドレイン電極53との間に相互に重なる部分S1が生じ、その結果、ゲート電極51とドレイン電極53との間に図示のような寄生容量 C_{gd} が形成される。今、絵素電極36と対向電極32との間の液晶の容量を C_{ic} とすると、TFTのドレイン電極53の電位は次式で示すようにシフトする。

$$V_{\text{シフト}} = \frac{C_{gd}}{C_{gd} + C_{ic}} \times V_{\text{ゲート}}$$

($V_{\text{ゲート}}$: オン信号とオフ信号の電位差)

以上のように、TFTはゲート電極51とドレイン電極53との間に C_{gd} を持つため、ゲート信号がオン信号からオフ信号に変わると、オン信号とオフ信号の電位差が寄生容量 C_{gd} と液晶セルの容量 C_{ic} の比により分割され、これによりドレインの電位すなわち絵素電極の電位が上式の $V_{\text{シフト}}$ に示した分だけシフトする。

この欠点を緩和するために、第10図に示した

ように蓄積容量 C_s を付加し、液晶容量を見かけ上大きくする手法がとられている。このとき、TFTのドレイン電位のシフトである $V_{\text{シフト}}$ は、次式で示すように小さくなる。

$$V_{\text{シフト}} = \frac{C_{gd}}{C_{gd} + C_s + C_{ic}} \times V_{\text{ゲート}}$$

この蓄積容量 C_s を有しているアクティブマトリクス基板の構造が第11A図ないし第11D図に示されている。第11A図はアクティブマトリクス基板の平面構造図であり、第11B図は、第11A図の切断線E-Eに沿った方向からの断面構造図、第11C図は切断線F-Fに沿った方向からの断面構造図および第11D図は切断線G-Gに沿った方向からの断面構造図を示している。これらの図を参照して、TFT側基板21の表面上には蓄積容量電極38が形成されている。そして、この蓄積容量電極38と絵素電極36とがゲート絶縁膜39を包み込むように形成されている。さらに、蓄積容量電極38は対向電極端子34に接続される。このような構成により蓄積容量電極

38と絵素電極36との間に形成される蓄積容量 C_s が絵素電極36と対向電極32との間の液晶の容量 C_{ic} と並列に形成される。

次に、この蓄積容量を備えたアクティブマトリクス基板の製造方法について説明する。第12A図ないし第12D図は第11B図に示した断面構造の製造工程図であり、第13A図ないし第13E図は第11C図に示した断面構造の製造工程図である。まず、第12A図および第13A図に示すように、TFT側基板21の表面上にゲート電極配線28およびTFTのゲート電極51を一体的に形成する。

次に第12B図および第13B図を参照して、さらにTFT側基板21表面上に透明導電膜であるITO(Indium-Tin-Oxide: 酸化インジウム・スズ)の蓄積容量電極38を所定の形状に形成する。

その後、第12C図および第13C図に示すように、TFT側基板21の表面上にゲート絶縁膜39を形成し、ゲート電極配線28および蓄積容

量電極38などの表面上を覆う。次に、TFTの製造工程に移る。TFTのゲート電極51の表面上にゲート絶縁膜39を介して半導体層54を形成する。

そして、第13D図に示すように、半導体層54の表面上にソース電極52（ソース電極配線29の一部により構成される）およびドレイン電極53を形成する。

その後、第12D図および第13E図に示すように、TFT側基板21の表面上を覆うゲート絶縁膜39の表面上の所定領域に絵素電極36を形成する。

以上の工程により蓄積容量を備えたアクティブマトリクス基板が製造される。

〔発明が解決しようとする課題〕

ところが、従来の液晶表示装置では、蓄積容量電極38は、上記のようにITOなどの透明導電膜で構成されている。ITOの比抵抗は $1000\mu\Omega\text{cm}$ であり、たとえばゲート電極材料によく用いられるタンタル(Ta)の比抵抗 $80\mu\Omega\text{cm}$

mと比較しても高抵抗である。このために、液晶表示装置が大型化するにつれ蓄積容量電極38が長くなることにより電極としての電気的抵抗が高くなる。そして、蓄積容量C_sの時定数が大きくなる。このために、オン信号が印加されている間には、蓄積容量C_sに十分な電荷の蓄積が行なわれず、またオフ信号が印加された場合、蓄積容量C_sに蓄積された電荷が放電される際の立上がり速度が遅くなりコントラストの低下原因となるなどの問題が発生する。

また、液晶表示装置の表示画面の高精細化を行なう場合には、ゲート配線の本数が240本から480本さらには1000本以上に増加する。この場合、1つのゲート電極に印加されるオン信号の時間がゲート本数に反比例して短くなる。したがって、蓄積容量C_sの時定数を小さくする必要があり、この場合にも蓄積容量電極の電気的な高抵抗がこれを阻害するという問題がある。

〔課題を解決するための手段〕

本発明による液晶表示装置は、スイッチング素

子を介して絵素電極に画像信号を印加することにより液晶層を駆動させて画像を表示するものであり、所定の距離を隔てて対向配置される第1基板および第2基板と、この第1基板において第2基板と対向する主面上に形成された蓄積容量電極と、蓄積容量電極の上面に形成された絶縁膜と、絶縁膜の上面に形成された絵素電極と、第1基板の主面上に形成され、一方の電極が絵素電極と接続されるスイッチング素子と、第2基板において第1基板と対向する面上に形成され、蓄積容量電極と電気的に接続される対向電極と、絵素電極と対向電極との間に形成された液晶層と、蓄積容量電極に電気的に接続される補助電極とを備えている。

また他の発明は、互いに対向する1対のガラス基板の一方側に薄膜トランジスタと、この薄膜トランジスタに接続される絵素電極とを備え、さらに絵素電極と一方側のガラス基板との間に絶縁膜を介して形成された蓄積容量電極と、この蓄積容量電極に接続される補助電極とを備えた液晶表示装置の製造方法であり、以下の製造工程を備えて

いる。

a. ガラス基板の主表面上に導電層を形成する工程。

b. 導電層を所定の形状にパターニングすることによって薄膜トランジスタのゲート電極と補助電極とを同時に形成する工程。

c. ゲート電極および補助電極が形成されたガラス基板の表面上に蓄積容量電極を形成する工程。

d. 蓄積容量電極の表面上に絶縁膜を形成する工程。

e. 絶縁膜の表面上に絵素電極を形成する工程。

また、さらに他の発明による液晶表示装置の製造方法では以下の工程を備えている。

f. ガラス基板の主表面上に蓄積容量電極を形成する工程。

g. 蓄積容量電極の表面上に第1絶縁膜を形成する工程。

h. 蓄積容量電極の表面上に位置する第1絶縁膜の領域に選択的に開口部を形成する工程。

i. 第1絶縁膜の表面上および開口部の内部に導電層を形成する工程。

j. 導電層を所定の形状にパターンニングすることにより薄膜トランジスタのゲート電極と補助電極とを同時に形成する工程。

k. 補助電極が形成された第1絶縁膜の表面上に第2絶縁膜を形成する工程と、

l. 第2絶縁膜の表面上に絵素電極を形成する工程。

[作用]

蓄積容量電極に電気的に接続される補助電極は、見かけ上の蓄積容量電極の電気的抵抗を低減し、蓄積容量電極の時定数を小さくする。これにより、蓄積容量の充電特性が向上し液晶表示装置の表示特性が改善される。

また、補助電極はガラス基板上にゲート電極配線を形成する工程と同時に形成される。これにより、補助電極のための新たな製造工程を付加することなく従来の製造工程を利用して補助電極を備えた液晶表示装置を製造することができる。

さらにTFT35のドレイン電極53は絵素電極36に接続されている。特に第1C図を参照して、TFT35はTFT側基板21表面上に酸化絶縁膜55を介してゲート電極51が形成されている。ゲート電極51の表面は陽極酸化膜56に覆われている。さらに、ゲート電極51および酸化絶縁膜55の表面上にゲート酸化膜39が形成されている。またゲート電極51の上部に位置するゲート酸化膜39の表面上には半導体層54およびエッチングストップ層57が形成されている。さらに、この半導体層54の上部にはアモルファスシリコン層58を介して各々分離独立したソース電極52およびドレイン電極53が形成されている。さらにゲート絶縁膜39の上面には、その一部がドレイン電極53の上面をも覆う絵素電極36が所定の形状に形成されている。

TFT側基板21の表面上には酸化絶縁膜55およびゲート酸化膜39をその両側から包み込むように絵素電極36および蓄積容量電極38が形成されている。そして、この積層構造により蓄積

[実施例]

以下、本発明の一実施例を図を用いて説明する。

第1A図は、本発明の一実施例による液晶表示装置のアクティブマトリクス基板の平面構造図であり、第1B図は、第1A図中の切断線A-Aに沿った方向からの断面構造図、第1C図は、同じく切断線B-Bに沿った方向からの断面構造図である。これらの図を参照して、TFT側基板21の表面上には互いに直交する方向に延びた複数のゲート電極配線28およびソース電極配線29が配置されている。ゲート電極配線28とソース電極配線29の交差部近傍にはTFT35が形成されている。さらに、このゲート電極配線28とソース電極配線29によって区切られるTFT側基板21表面上の領域に絵素電極36が形成されている。さらに、絵素電極36とTFT側基板21表面との間に蓄積容量電極38が形成されている。

ゲート電極配線28はその一部がTFT35のゲート電極51を構成し、ソース電極配線29はTFT35のソース電極52に接続されている。

容量C₁が構成される。また、蓄積容量電極38の表面上には平面方向に長く延びた補助電極40が形成されている。補助電極40は蓄積容量電極38の上部に位置する酸化絶縁膜55中に選択的に形成された開口部41を介して蓄積容量電極38に接続されている。補助電極40はTFT側基板21表面上に行列状に配列された絵素電極36に対向して形成された蓄積容量電極38を行方向ごとに連結するように形成されており、その端部は対向電極32(図示せず)に電気的に接続されている。この補助電極40は低抵抗の高導電性を有する金属膜、たとえばタンタル(Ta)などで構成される。そして、相対的に高抵抗の蓄積容量電極38の導電性を補い蓄積容量の時定数を減少させる。また、補助電極40の表面にはゲート電極配線28の表面およびTFTのゲート電極51の表面と同様に陽極酸化膜56が形成されている。陽極酸化膜56は絵素電極36と蓄積容量電極38との間の絶縁性を確保し静電耐圧特性を向上させる。

次に上記のアクティブマトリクス基板の製造方法について説明する。第2A図ないし第2D図は第1B図に示す断面構造の製造工程図であり、第3A図ないし第3D図第1C図に示す断面構造の製造工程図である。まず最初に第2A図ないし第2D図に基づいて説明する。第2A図に示すように、ガラス基板からなるTFT側基板21表面上にITOや SnO_2 などの透明導電材料からなる導電膜を膜厚500Å～2000Å程度成膜し、所定の形状にパターニングして蓄積電極38を形成する。

次に第2B図に示すように、蓄積電極38が形成されたTFT側基板21表面側に SiO_2 、 Ta_2O_5 、や Al_2O_3 などの酸化絶縁膜55を形成する。この酸化絶縁膜55の膜厚は、 SiO_2 のように比誘電率が4と小さい絶縁膜である場合は、1000Å程度あるいはそれ以下の厚みであることが望ましい。また Ta_2O_5 のように比誘電率の23～25と高い絶縁膜である場合はさらに大きくても構わない。次に、蓄積電極38

8の表面上に位置する酸化絶縁膜55領域に所定の形状の開口部41を形成する。

さらに、第2C図に示すように、酸化絶縁膜55の表面上および開口部41の内部にTaなどの高陽極酸化性の金属膜を形成し、所定の形状にパターニングする。この工程によりゲート電極配線28と開口部41の内部に形成された補助電極40を形成する。このパターニング工程は、たとえば金属膜にTaが使用され、酸化絶縁膜55が SiO_2 である場合にはドライエッチング法により選択性のあるプロセスが可能となる。また、酸化絶縁膜55が Ta_2O_5 である場合には、ウェットエッチング法により選択性のあるプロセスが可能となる。

次に第2D図に示すように、陽極酸化を行なうことにより補助電極40およびゲート電極配線28の表面に陽極酸化膜56を形成する。たとえば配線材料としてTaが用いられた場合、陽極酸化膜56はホウ酸アンモニウム水溶液、クエン酸水溶液あるいは酒石酸アンモニウム水溶液中で陽極

酸化が行なわれ、 Ta_2O_5 が形成される。以上の工程により第1B図に示される断面構造の主要部分が形成される。

次に第3A図ないし第3D図を用いて第1C図に示されるTFT35の断面構造の製造方法について説明する。

まず第3A図に示すように、上記の第2D図までの工程によってTFT側基板21の表面上に酸化絶縁膜55を介してTFT35のゲート電極51およびその表面を覆う陽極酸化膜56が形成されている。次にゲート電極51が形成された酸化絶縁膜55の表面上に、プラズマCVD法を用いて SiNx からなるゲート絶縁膜39、半導体層54を構成するアモルファスシリコン層54aおよびエッチングストップ層57を構成する SiNx 層57aを順次成長させる。各層の膜厚は各々3000Å、300Å、1000Åである。

次に第3B図に示すように、第2の SiNx 層57aを所定の形状にパターニングし、エッチングストップ層57を形成する。

さらに、第3C図に示すように、アモルファスシリコン層54aおよびパターニングされたエッチングストップ層57の表面上にプラズマCVD法を用いてアモルファスシリコン(n^+)を膜厚1000Å程度成長させる。そして、このアモルファスシリコン層58および下層のアモルファスシリコン層54aを同時にパターニングし、半導体層54およびアモルファスシリコン層58を形成する。

さらに、第3D図に示すように、スパッタリング法を用いてソース電極配線材料であるTi、Moなどを全面に堆積し、所定の形状にパターニングする。このパターニング工程において、エッチングストップ層57の表面上に形成されたアモルファスシリコン層58も同時にエッチングされ、各々独立したアモルファスシリコン58、58が形成される。このエッチング工程において、エッチングストップ層57がエッチングの終点を規定する。そしてさらに各々独立したアモルファスシリコン層58、58の上面にはソース電極配線2

9(リソース電極52)、ドレイン電極53が形成される。

次に第1B図および第1C図を参照して、絵素電極材料となるITOをスパッタリング法を用いて全面に堆積し、膜厚1000Å程度のITO膜を形成し、所定の形状に加工して絵素電極36を形成する。なお、ソース電極配線29のパターンを補強するため、ITO膜は絵素電極36を構成する部分以外においてはソース電極配線29と同一パターンに成形加工してもよい。

次に、本発明の第2の実施例について説明する。第4A図は、第2の実施例による液晶表示装置のアクティブマトリクス基板の平面構造図であり、第4B図および第4C図は各々第4A図中の切断線A-Aおよび切断線B-Bに沿った方向からの断面構造図である。これらの図を参照して、第2の実施例は補助電極40がTF T側基板21と蓄積容量電極38との間に形成されていることを特徴としている。そして、補助電極40と蓄積容量電極38とは直接に接続されている。こ

さらに第5B図および第6B図に示すように、TF T側基板21の全面にスパッタリング法を用いてITO膜を形成した後、これを所定の形状にパターニングする。これにより、TF T側基板21表面上の絵素を構成すべき位置に補助電極40の上面を覆うように蓄積容量電極38が形成される。

さらに、第5C図および第6C図に示すように、TF T側基板21の表面上の全面にプラズマCVD法を用いて窒化珪素(SiNx)膜からなるゲート絶縁膜39を堆積する。さらに、ゲート絶縁膜39上のゲート電極51と重なる位置にa-Si(アモルファスシリコン)層をプラズマCVD法を用いて形成し、これをパターニングすることによりTF T35の半導体層54を形成する。

さらに第6D図に示すように、ゲート絶縁膜39および半導体層54上の全面にモリブデン(Mo)をスパッタリング法を用いて被着する。その後、Mo層をパターニングしてソース電極29、TF T35のソース電極52およびドレイン電極

のような構造においても、第1の実施例と同様に補助電極40は蓄積容量電極38の導電性を補い、蓄積容量の時定数を低減させる。

次に第2の実施例の製造方法について説明する。第5Aないし第5C図は、第4B図に示す断面構造の製造工程図である。また、第6A図ないし第6D図は、第4C図に示す断面構造の製造工程図である。

まず、第5A図および第6A図に示すように、ガラス基板からなるTF T側基板21の表面上にタンタル(Ta)をスパッタリング法を用いて被着し、その後フォトリソグラフィ法を用いて所定の形状にパターニングする。この工程によりゲート電極配線28、TF T35のゲート電極51および補助電極40を同時に形成する。そして、これらの配線層が形成されたTF T側基板21を1~5%程度の酒石酸アンモニウムを含む水溶液中に浸漬し、所定の陽極酸化工程によってゲート電極配線28、TF Tのゲート電極51の表面に陽極酸化膜56を形成する。

53を形成する。ソース電極配線29とソース電極52とは一体的に形成されている。ソース電極52はその一部が半導体層54上の側部と重なるように形成され、またドレイン電極53はその一部が半導体層54の他方の側部と重なるように形成される。

最後に、全面にスパッタリング法を用いてITO膜を堆積し、パターニングして絵素電極36を形成する。絵素電極36はその一部がドレイン電極53の上部に接するように形成される。以上の工程により第4B図および第4C図に示される断面構造を有する液晶表示装置が製造される。

このように、上記の製造工程においては、ゲート電極配線28、TF T35のゲート電極51および補助電極40は同一の堆積工程およびパターニング工程を用いて形成される。したがって、従来の製造工程に対して新たな製造工程を付加することなく簡便な製造工程でコントラストの低下などを生じることなく大型化が可能な液晶表示装置を製造することができる。

[発明の効果]

このように、本発明による液晶表示装置は、付加容量を構成する蓄積容量電極に対しさらに高導電性を有する補助電極を接続するよう構成したので、蓄積容量電極の時定数が小さくなり充電特性が改善され、コントラストなどの表示特性が改善された液晶表示装置を実現することができる。

また、補助電極を有する液晶表示装置は、ゲート電極配線と補助電極とを同一工程において同時に製造するように構成したので、新たな複雑な製造工程を付加することなく容易に表示特性が改善された大型化が可能な液晶表示装置を製造することができる。

4. 図面の簡単な説明

第1A図は、本発明の第1の実施例による液晶表示装置のアクティブマトリクス基板の平面構造図であり、第1B図は、第1A図中の切断線A-Aに沿った方向からの断面構造図であり、第1C図は、同様に切断線B-Bに沿った方向からの断面構造図である。第2A図、第2B図、第2C図、

第9図は、第7A図に示す液晶表示装置のTFTの周辺拡大図である。第10図は、蓄積容量が付加された液晶表示装置の一画素に相当する部分の等価回路図である。第11A図は第10図に示される等価回路図に相当する液晶表示装置の平面構造図であり、第11B図は、第11A図中の切断線E-Eに沿った方向からの断面構造図、第11C図は同様に切断線F-Fに沿った方向からの断面構造図、第11D図は同様に切断線G-Gに沿った方向からの断面構造図である。第12A図、第12B図、第12C図および第12D図は、第11B図に示す液晶表示装置の断面構造の製造工程図である。第13A図、第13B図、第13C図、第13D図、および第13E図は、第11C図に示す液晶表示装置の断面構造の製造工程図である。

図において、21はTFT側基板、22は対向電極側基板、26は液晶層、28はゲート電極配線、29はソース電極配線、32は対向電極、35はTFT、36は給索電極、38は蓄積容量電

第2D図は、第1B図に示す液晶表示装置の断面構造の製造工程図である。第3A図、第3B図、第3D図は、第1C図に示す液晶表示装置の断面構造の製造工程図である。

第4A図は本発明の第2の実施例による液晶表示装置のアクティブマトリクス基板の平面構造図であり、第4B図は、第4A図中の切断線A-Aに沿った方向からの断面構造図、第4C図は、同様に切断線B-Bに沿った方向からの断面構造図である。第5A図、第5B図および第5C図は、第4B図に示す液晶表示装置の断面構造の製造工程断面図である。第6A図、第6B図、第6C図および第6D図は、第4C図に示す液晶表示装置の断面構造の製造工程図である。

第7A図は、従来の液晶表示装置の断面構造斜視図である。第7B図は、第7A図に示す液晶表示装置の断面構造図である。第7C図は従来の液晶表示装置のアクティブマトリクス基板上の等価回路図である。第8図は、第7C図に示す液晶表示装置の一画素に相当する部分の等価回路図であ

極、39はゲート絶縁膜、40は補助電極、55は酸化絶縁膜を示している。

なお、図中、同一符号は同一または相当部分を示す。

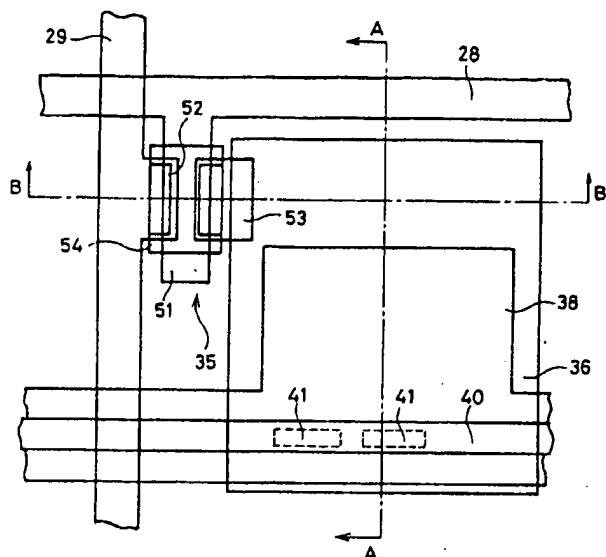
特許出願人 シャープ株式会社

代理人 弁理士 深見久

(ほか2名)



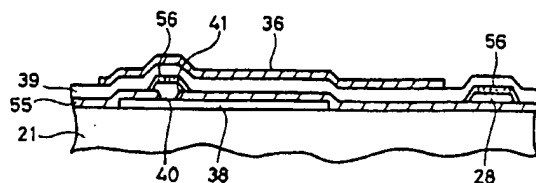
第 1A 図



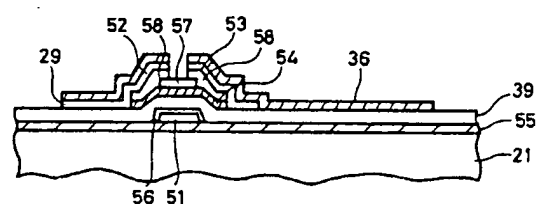
21: TFT側基板
22: 対向電極側基板
26: 液晶層
28: ケート電極配線
29: ソース電極配線
32: 対向電極

35: TFT
36: 檢索電極
38: 蓄積容量電極
39: ゲート絶縁膜
40: 補助電極
55: 酸化絶縁膜

第 18 圖



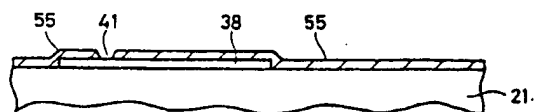
第 1C 図



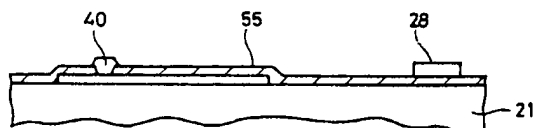
第 2A 図



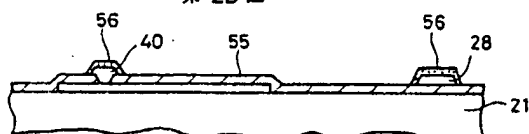
第 2 日図



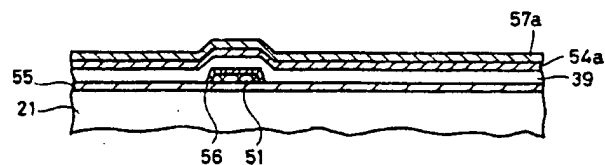
第 2C 図



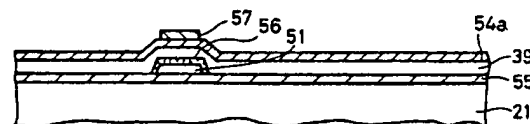
第 20 図



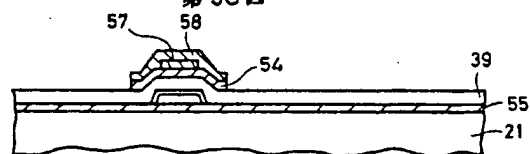
第 3A 図



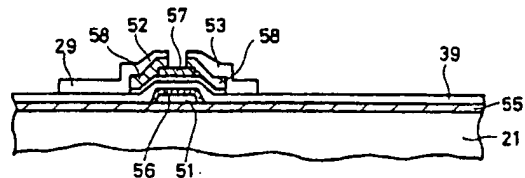
第 3B 図



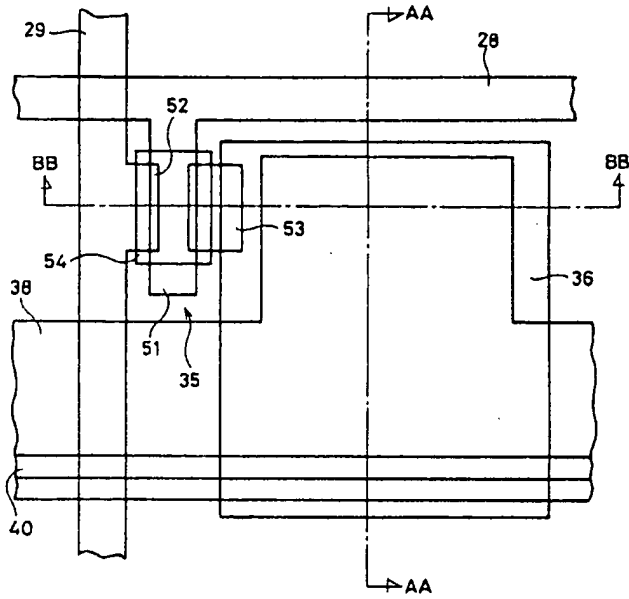
第 3C 図



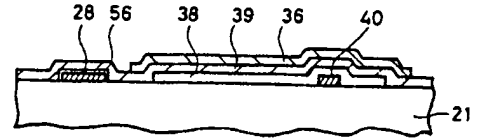
第 3D 図



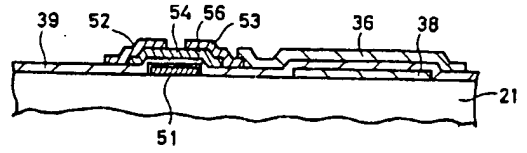
第4A図



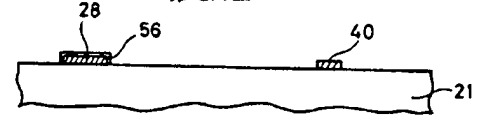
第4B図



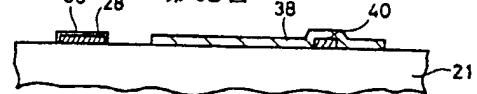
第4C図



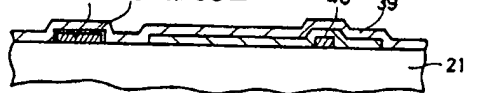
第5A図



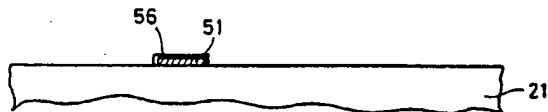
第5B図



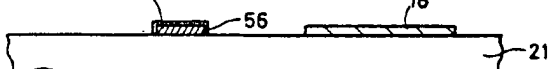
第5C図



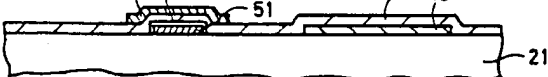
第6A図



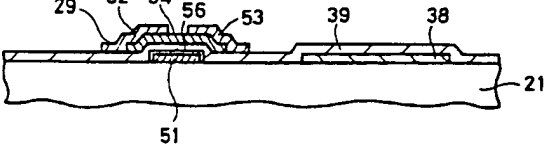
第6B図



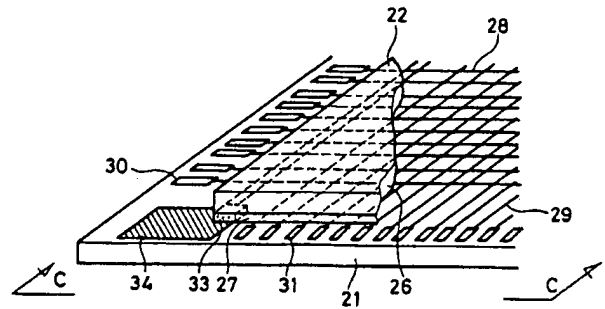
第6C図



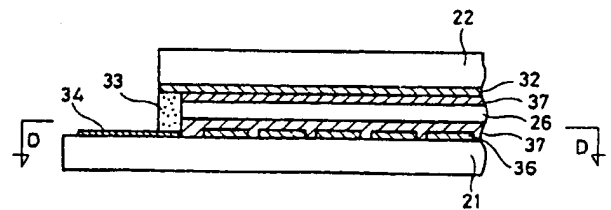
第6D図



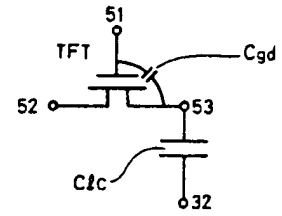
第7A図



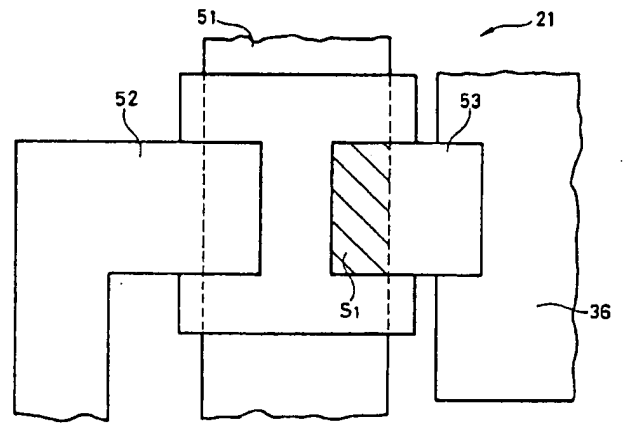
第7B図



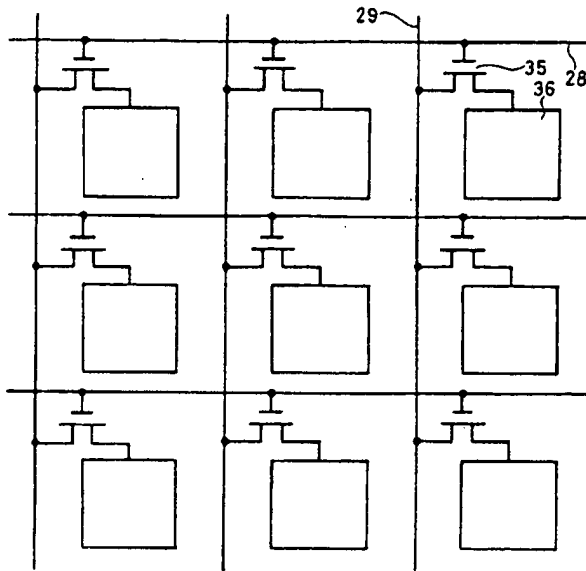
第 8 図



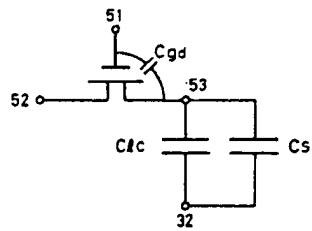
第 9 図



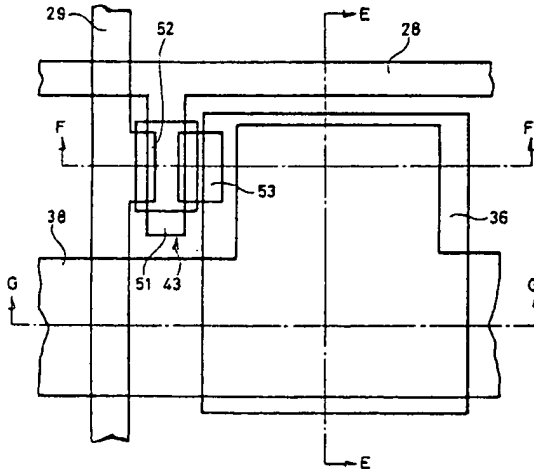
第 7C 図



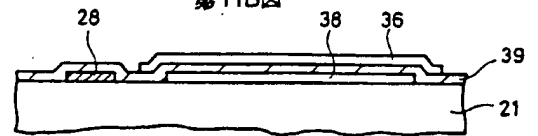
第 10 図



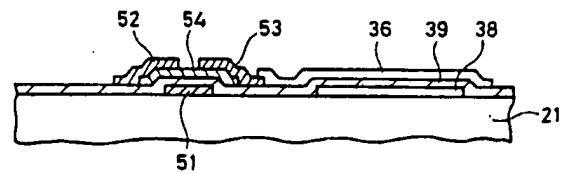
第 11A 図



第 11B 図

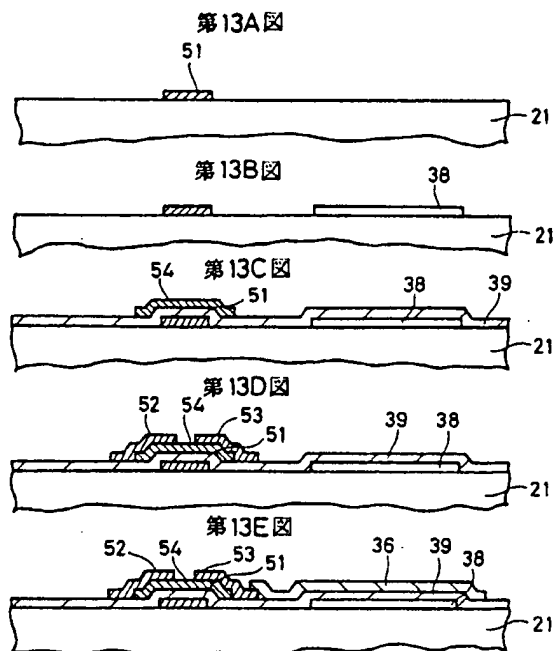
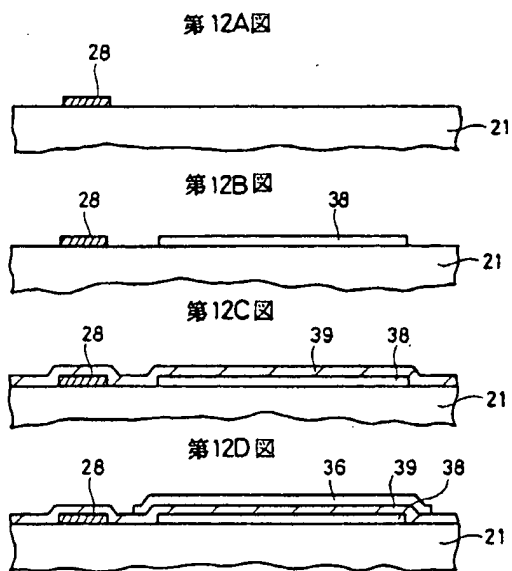


第 11C 図



第 11D 図





手続補正書 (方式)

平成2年12月 6日

特許庁長官殿

1、事件の表示

平成1年特許願第 170808 号

2、発明の名称

液晶表示装置およびその製造方法

3、補正をする者

事件との関係 特許出願人

住 所 大阪市阿倍野区長池町2番22号

名 称 (504) シャープ株式会社

代表者 辻 晴 雄

4、代 理 人

住 所 大阪市北区南森町2丁目1番29号 住友銀行南森町ビル

電話 大阪(06)361-2021(代)

氏 名 弁理士(6474) 深 見 久 郎

5、補正命令の日付

平成2年11月27日

6、補正の対象

明細書の図面の簡単な説明の欄

7、補正の内容

(1) 明細書第28頁第2行ないし第3行の「第3A図、第3B図、第3D図は、」を「第3A図、第3B図、第3C図および第3D図は、」に補正する。

以上

万 式
審 査

